

Предисловие

Настоящая книга является продолжением серии книг, посвященных проектированию встраиваемых систем на *программируемых пользователем вентильных матрицах* (field programmable gate array — FPGA). В книге рассматриваются вопросы проектирования функциональных блоков на FPGA, которые наиболее часто встречаются во встраиваемых системах. Все рассматриваемые темы сопровождаются большим числом примеров, описываемых на языке Verilog. Для демонстрации результатов синтеза и моделирования рассматриваемых примеров применялась система Quartus Prime (версий 17.1–18.1), а для физической реализации использовалась макетная плата DE1-SoC фирмы Intel. Однако материал книги не ориентирован на FPGA конкретной фирмы или определенную систему проектирования. Для освоения материала книги достаточно, чтобы используемое средство проектирования воспринимало язык Verilog как входной язык описания проектов. Например, все приводимые примеры могут быть реализованы на FPGA фирмы Xilinx с использованием систем ISE или Vivado.

Особенностью книги является то, что каждый рассматриваемый вопрос или проблема исследуется всесторонне, предлагаются наиболее эффективные методы их решения. Освещение многих вопросов заканчивается экспериментальными исследованиями, на основании которых даются рекомендации по наиболее эффективному использованию различных подходов к проектированию конкретного узла или блока. Выполнение предлагаемых в книге заданий способствует лучшему усвоению материала, а также приобретению бесценного опыта в проектировании элементов и узлов встраиваемых систем на FPGA.

В основу книги положены курсы лекций, читаемые автором на протяжении многих лет студентам Белорусского государственного университета информатики и радиоэлектроники (БГУИР, Минск, Беларусь), Белорусской государственной академии связи (БГАС, Минск, Беларусь), Белостокского технологического университета (Белосток, Польша), а также профессиональным разработчикам встраиваемых систем на специальных школах-семинарах и курсах повышения квалификации.

Книга состоит из 12 глав, которые тематически объединены в пять частей.

Первая часть посвящена проектированию памяти встраиваемых систем.

Ни одна из современных встраиваемых систем не может обойтись без использования памяти. Мы ограничились рассмотрением вопросов проектирования только встроенной памяти, реализуемой на кристалле FPGA. Память во встраиваемых системах широко используется для хранения кода программы, для генерации значений сложных математических функций в виде большой

таблицы поиска (look-up table — LUT), в качестве кэш-памяти процессора, как память FIFO для буферизации сетевых данных и др.

В главе 1 рассматриваются основные виды памяти встраиваемых систем, приводится их классификация и показано место, которое в ней занимает память на кристалле FPGA (встроенная память). Описывается архитектура встроенной памяти. Приводятся также рекомендации фирмы Intel по проектированию встроенной памяти.

В главе 2 рассматривается проектирование встроенной памяти с использованием языка Verilog. Приведены различные способы описания памяти на примере простой однопортовой памяти. Отмечаются особенности описания двухпортовой памяти и памяти типа ROM. Отдельно рассмотрен вопрос инициализации памяти. Блоки встроенной памяти FPGA позволяют эффективно реализовать шинные сдвиговые регистры с отводами, используемые в приложениях *цифровой обработки сигналов* (digital signal processing — DSP). Приводятся методы проектирования на языке Verilog памяти типа FIFO (First-In, First-Out) и LIFO (Last-In, First-Out). Представлены также атрибуты синтеза, используемые при описании памяти на языке Verilog.

Модули памяти во встраиваемых системах на FPGA можно также строить с помощью IP-ядер и редактора параметров системы Quartus. При этом используются специальные мегафункции, разработанные фирмой Altera. Мегафункции позволяют в наибольшей степени использовать все архитектурные свойства встроенных блоков памяти FPGA. В главе 3 рассматривается создание с помощью IP-ядер системы Quartus модулей памяти типов RAM, ROM и FIFO, а также сдвиговых регистров.

Вторая часть посвящена проектированию устройств управления.

С проектированием устройств управления разработчик встраиваемых систем сталкивается всякий раз при создании нового проекта. В некоторых случаях вся встраиваемая система может состоять из одного устройства управления или из нескольких взаимодействующих между собой систем управления. В качестве устройства управления традиционно используются конечные автоматы.

Многие устройства и системы управления основываются на принципах микропрограммного управления. На этих же принципах строятся *микропрограммные автоматы* (МПА), широко используемые во встраиваемых системах. Для описания функционирования МПА используются языки логического управления, одним из которых является язык *граф-схем алгоритмов* (ГСА). В главе 4 рассматривается методика проектирования МПА по ГСА, а также реализация на FPGA МПА Мили, МПА Мура, а также МПА класса С. В качестве примера применения МПА представлена аппаратная реализация на FPGA алгоритмических умножителей.

В главе 5 рассматривается новый для отечественных разработчиков графический язык описания конечных автоматов, который получил название *блок-схемы автоматов* (algorithmic state machine — ASM). Главным преимуществом ASM, по сравнению с ГСА, является то, что на языке Verilog конечный автомат можно непосредственно описать по его представлению в виде ASM, не

прибегая к ряду формальных этапов синтеза, выполняемых вручную, которые часто являются источниками трудно обнаружимых ошибок. С помощью ASM можно также описывать функционирование совмещенных моделей конечных автоматов, параллельных процессов и комбинационных схем.

В главе 6 представлена новая методика проектирования цифровых устройств на основе *блок-схем автоматов с трактом обработки данных* (ASMD) и *конечных автоматов с трактом обработки данных* (FSMD), которая получила название методика ASMD-FSMD. В отличие от традиционного подхода, методика ASMD-FSMD позволяет описать сразу все устройство на языке Verilog без разделения его на операционное устройство и устройство управления, что значительно сокращает время и стоимость проектирования, а также повышает надежность разрабатываемых проектов.

Третья часть посвящена проектированию встроенных процессоров.

Современные встраиваемые системы для выполнения программ и алгоритмов часто включают процессоры, называемые *встроенными процессорами* (embedded processors). Необходимость в проектировании процессора на FPGA может возникнуть в следующих случаях: отсутствует микросхема SoC (System on Chip) и встраиваемую систему с процессором необходимо реализовать на FPGA; используется ограниченный набор команд известного процессора и для экономии ресурсов FPGA реализуется подмножество команд некоторого процессора; процессор необходим для выполнения одной конкретной программы; реализуется оригинальный процессор со своим набором команд. Кроме того, на FPGA часто реализуются прототипы новых процессоров для их последующего исследования.

В главе 7 рассматриваются общие вопросы проектирования встроенных процессоров на FPGA: традиционные архитектуры системы команд процессоров, архитектура и проектирование системы команд процессора PIC, базовые структуры RISC- процессоров, а также методика проектирования процессоров на FPGA.

В главе 8 представлен процесс проектирования одноклового процессора PIC. Детально описывается проектирование операционного устройства. Отдельно рассматривается проектирование арифметико-логического устройства и устройства управления. Приводятся коды на языке Verilog компонентов схемы процессора, а также модуля верхнего уровня. Особое внимание уделено отладке процессора PIC и оценке его производительности, даются рекомендации по увеличению производительности процессоров.

В главе 9 представлены три методики проектирования многотактовых процессоров. Первая методика является традиционным подходом к проектированию многотактовых процессоров и предполагает последовательное введение состояний устройства управления: для выбора и дешифрации команды, реализации определенных групп команд и отдельных команд. Вторая методика является оригинальной, в ней максимально используются операционное устройство и устройство управления одноклового процессора. Для этого в схему процессора добавляется конечный автомат, который определяет стадии выполнения

команд. Третья методика нацелена на увеличение числа стадий многотактового процессора. Это бывает необходимо для повышения производительности в случае конвейерной обработки данных.

Четвертая часть посвящена проектированию блоков цифровой обработки сигналов.

Одной из особенностей современных встраиваемых систем является выполнение широкого круга задач *цифровой обработки сигналов* (DSP). Это связано с тем, что методы DSP находят все более широкое применение в различных сферах человеческой деятельности.

Четвертая часть представлена только одной главой 10, в которой рассматривается проектирование на FPGA цифровых фильтров. Вначале дается краткое введение в цифровую обработку сигналов и указывается на возможности FPGA для реализации систем DSP. Затем определяются основные параметры цифровых фильтров, демонстрируются способы описания цифровых фильтров на языке Verilog. Приводится общая методология проектирования цифровых фильтров, рассматривается пример разработки цифрового фильтра в системе MATLAB, моделирования фильтра в системе ModelSim и реализация фильтра в системе Quartus. В завершение исследуется реализация различных типов фильтров для различных семейств FPGA.

Пятая часть посвящена проектированию подсистемы синхронизации.

Проблема эффективной реализации подсистемы синхронизации становится особенно актуальной при разработке высокоскоростных и логически сложных проектов. В отличие от проектов на заказных микросхемах ASIC, в проектах на FPGA отпадает необходимость в проектировании всей подсистемы синхронизации. В FPGA многие элементы подсистемы синхронизации уже спроектированы и реализованы на аппаратном уровне разработчиками FPGA. К таким элементам относятся сети синхронизации, блоки фазовой автоподстройки частоты PLL и блоки управления синхронизацией (clock control blocks). Кроме того, Компилятор системы Quartus многие вопросы, связанные с синхронизацией проекта, решает автоматически.

В главе 11 рассматриваются различные вопросы, с которыми сталкивается разработчик при проектировании подсистемы синхронизации сложного проекта на FPGA. Реализация синхронных проектов на FPGA имеет свои особенности, знание которых необходимо для эффективного использования аппаратных возможностей FPGA. В главе рассматриваются рекомендации от Intel по проектированию синхронных проектов на FPGA, мультиплексирование и стробирование синхросигналов, рекомендации при разработке высокоскоростных и логически сложных проектов, проектирование сигналов сброса, а также атрибуты синтеза, влияющие на синхронизацию проекта.

В главе 12 описываются блоки фазовой автоподстройки частоты PLL. Блоки PLL предназначены для формирования на основе опорных синхросигналов качественных внутренних синхросигналов с заданной частотой, скважностью и фазовым сдвигом. В главе рассматриваются принципы функционирования блоков PLL, особенности архитектуры и функционирования блоков PLL в FPGA

семейства Cyclone V, а также способы конфигурирования блоков PLL в проектах на FPGA.

Каждая глава заканчивается выводами. В выводах в краткой форме излагаются основные положения, рассматриваемые в данной главе, подводятся главные итоги, приводятся наиболее значимые результаты исследований, внимание читателя акцентируется на наиболее важных моментах, которые могли быть упущены во время прочтения главы. Материал книги сопровождается большим числом примеров, результатами их синтеза и моделирования. Все приводимые примеры проверены и могут использоваться в проектах встраиваемых систем.

Книга, в первую очередь, предназначена для студентов соответствующих специальностей технических университетов. Материал книги может быть использован преподавателями для чтения лекций, проведения лабораторных и практических занятий. Многие вопросы, рассматриваемые в книге, еще не до конца исследованы, поэтому могут быть интересны аспирантам и молодым ученым. Книга также может использоваться разработчиками в качестве самоучителя для изучения различных вопросов проектирования встраиваемых систем на FPGA. Некоторые темы, излагаемые в книге, являются достаточно новыми и могут быть интересны даже опытным разработчикам.

Научные исследования, результаты которых вошли в данную книгу, частично финансировались грантом Белостокского технологического университета из ресурсов для научных исследований Министерством науки и высшего образования Республики Польша.

Часть I

Проектирование памяти

Проектирование памяти является важной задачей в процессе создания встраиваемой системы на FPGA, поскольку эффективное использование памяти в значительной степени увеличивает производительность системы. Память во встраиваемых системах широко используется для хранения кода программы, для генерации значений сложных математических функций в виде большой *таблицы поиска* (look-up table — LUT), в качестве кэш-памяти процессора, как память FIFO для буферизации сетевых данных, при реализации специальных задач, например в алгоритме преобразования цвета и др.

Требования к памяти в значительной степени зависят от характера приложений, которые планируется выполнять во встраиваемой системе. Для простых и дешевых систем емкость и производительность памяти могут быть небольшими. Однако для сложных высокоскоростных систем пропускная способность памяти может быть критическим требованием, т. е. узким местом во всей системе. Поэтому проектировать структуру памяти встраиваемых систем следует особенно тщательно.

1 Блоки встроенной памяти

В данной главе рассматриваются основные виды памяти встраиваемых систем, приводится их классификация и показано место, которое в ней занимает память на кристалле FPGA (встроенная память). Описывается архитектура встроенной памяти. Приводятся также рекомендации фирмы Intel по проектированию встроенной памяти.

1.1. Память встраиваемых систем

Память встраиваемых систем можно разделить на два больших класса: *энергозависимую память* (volatile memory) и *энергонезависимую память* (non-volatile memory).

Энергозависимая память сохраняет свое содержимое только при подаче на нее напряжения питания. При выключении питания содержимое энергозависимой памяти теряется. Поэтому во встраиваемых системах энергозависимую память нельзя применять для хранения информации, которая должна быть сохранена после выключения питания.

Примеры энергозависимой памяти:

- *статическая память с произвольным доступом* (static random-access memory — SRAM);
- *синхронная статическая RAM* (synchronous static RAM — SSRAM);
- *синхронная динамическая RAM* (synchronous dynamic RAM — SDRAM);
- *память на кристалле FPGA* (FPGA on-chip memory).

Энергонезависимая память сохраняет свое содержимое при выключении питания системы. Поэтому энергонезависимая память используется для хранения информации, которая получена системой в период между включением и выключением питания. Обычно в энергонезависимой памяти хранятся *код начальной загрузки процессора* (boot-code), постоянные (persistent) настройки приложения, а также данные о конфигурации FPGA.

Несмотря на такое положительное качество, как сохранение данных после выключения питания, энергонезависимая память намного медленнее при записи, чем энергозависимая память. Кроме того, энергонезависимая память имеет более сложные процедуры записи и стирания. Энергонезависимая память является стираемой ограниченное число раз, которое гарантируется производителем, после чего она может перестать работать.

Примеры энергонезависимой памяти:

- все типы *флэш-памяти* (flash);

- *стираемые программируемые постоянные запоминающие устройства* (erasable programmable read-only memory — EPROM);
- *электрически стираемые программируемые постоянные запоминающие устройства* (electrically erasable programmable read-only memory — EEPROM).

Современные встраиваемые системы в качестве энергонезависимой памяти наиболее часто используют флэш-память. Большинство приложений встраиваемых систем требуют как энергонезависимой, так и энергозависимой памяти. Поэтому встраиваемые системы обычно содержат оба класса памяти.

1.2. Встроенная память (память на кристалле FPGA)

Память на кристалле FPGA (FPGA on-chip memory), называемая также *встроенной памятью* (embedded memory), является самым простым и дешевым типом памяти при построении встраиваемых систем на FPGA. Встроенная память является энергозависимой памятью, поэтому записанная в нее информация теряется после выключения питания.

Встроенная память реализуется непосредственно в FPGA, при ее использовании не задействуются внешние выводы FPGA и проводные соединения на печатной плате, как в случае использования других типов памяти.

Встроенная память может быть создана в системе Quartus с помощью средства IP Catalog. Здесь можно определить размер, ширину и тип встроенной памяти, а также специальные функции встроенной памяти, например *двухпортовый доступ* (dual-port access) к матрице памяти.

1.2.1. Преимущества и недостатки встроенной памяти

Встроенная память имеет самую малую задержку и самую высокую *пропускную способность* во встраиваемых системах на FPGA. Обычно задержка встроенной памяти равна одному такту синхронизации. *Передачи данных (транзакции)* памяти могут быть конвейерными, делая пропускную способность встроенной памяти равной одной транзакции за один такт синхронизации.

Встроенная память допускает функционирование в двухпортовом режиме. *Двухпортовый режим* (Dual-port mode) удваивает потенциальную пропускную способность памяти, позволяя записывать в память по одному порту и одновременно читать из второго порта.

Содержимое встроенной памяти может быть инициализировано во время конфигурации FPGA. Встроенная память допускает изменение начального содержимого при каждом конфигурировании FPGA.

Таким образом, встроенной памяти присущи следующие преимущества:

- самая малая задержка, самая высокая пропускная способность среди всех типов памяти во встраиваемых системах на FPGA;
- каждая транзакция выполняется в течение одного такта синхронизации;
- пропускная способность памяти может быть удвоена благодаря двухпортовому режиму работы;
- не требуется задействование внешних выводов FPGA, а также проводных соединений и площади печатной платы;

- использование встроенной памяти позволяет значительно сократить время разработки и стоимость проекта благодаря отсутствию интерфейса с внешней памятью;
- изменения в память на кристалле можно вносить во время конфигурации FPGA.

Однако встроенная память также имеет определенные недостатки, главным из которых является малый объем хранимой информации (от десятков килобайт до нескольких мегабайт). Кроме того, встроенная память является энергозависимой и записанная в нее информация теряется после выключения питания.

1.2.2. Область применения встроенной памяти

Благодаря своей малой задержке встроенная память наиболее эффективна как кэш-память процессора, поскольку ограниченный объем встроенной памяти не является критическим параметром для кэш-памятей. Например, процессор Nios II использует память на кристалле для хранения кода программы и кэш-данных.

Встроенная память часто используется как сильно связанная память. *Сильно связанная память* (tightly coupled memory) — это память, которая отображается в нормальном адресном пространстве процессора, имеет выделенный интерфейс для связи с процессором и обладает малой задержкой кэш-памяти.

Иногда самым быстрым способом реализации сложных математических функций является запись в *таблицу поиска* (look-up table — LUT) готовых результатов. Встроенная память может использоваться как большая таблица поиска для реализации таких функций. Однако число возможных выходных значений функций должно соответствовать доступному объему встроенной памяти.

Встроенная память идеально подходит в качестве буферов типа FIFO в приложениях телекоммуникации и для связи между собой систем, функционирующих на разных частотах синхронизации.

Таким образом, наиболее эффективное использование встроенной памяти это:

- кэш-память процессора;
- сильно связанная память;
- большие таблицы поиска для реализации быстрых математических и специальных функций;
- память FIFO.

Встроенная память плохо подходит для приложений, которые требуют большой емкости памяти. Если приложение использует много блоков данных небольшого размера и не все блоки помещаются в память на кристалле, следует тщательно изучить вопрос какие из этих блоков реализовать во встроенной памяти FPGA, а какие — во внешней памяти. В память на кристалле следует помещать блоки, к которым приложение обращается наиболее часто.

1.3. Архитектура встроенной памяти

В данном разделе рассматриваются архитектурные свойства встроенной памяти FPGA фирмы Intel. Блоки встроенной памяти FPGA фирмы Xilinx рассмотрены в [7].

1.3.1. Типы встроенной памяти

Различные семейства FPGA, как правило, включают различные типы встроенной памяти. В микросхемах FPGA фирмы Intel могут встречаться следующие блоки встроенной памяти: M512, MLAB, M4K, M9K, M10K, M20K, M144K, M-RAM и eSRAM. В табл. 1.1 показано, какие блоки встроенной памяти входят в архитектуру различных семейств FPGA.

Блоки памяти M512, M4K, M9K, M10K, M20K, M144K и M-RAM являются отдельными блоками памяти, которые встроены в структуру FPGA и реализуют только функции памяти. Эти блоки идеальны для больших матриц памяти, обеспечивая большое число независимых портов.

Блоки MLAB (memory logic array block — *блоки памяти логической матрицы*) конфигурируются из двухцелевых *блоков логической матрицы* (logic array blocks — LABs), которые могут использоваться как для реализации логи-

Таблица 1.1

Блоки встроенной памяти FPGA фирмы Intel

	M512 (512 бит)	MLAB (640 бит)	M4K (4K бит)	M9K (9K бит)	M10K (10K бит)	M20K (20K бит)	M144K (144K бит)	M-RAM (512K бит)	eSRAM (18/47M бит)
Agilex		✓				✓			✓
Arria GX	✓		✓					✓	
Arria GZ		✓				✓			
Arria II GX		✓		✓					
Arria II GZ		✓		✓			✓		
Arria V		✓			✓				
Arria V GZ		✓				✓			
Arria 10		✓				✓			
Cyclone			✓						
Cyclone II			✓						
Cyclone III				✓					
Cyclone IV				✓					
Cyclone V		✓			✓				
Cyclone 10 GX		✓				✓			
Cyclone 10 LP				✓					
MAX 10				✓					
Stratix	✓		✓					✓	
Stratix II	✓		✓					✓	
Stratix III		✓		✓			✓		
Stratix IV		✓		✓			✓		
Stratix V		✓				✓			
Stratix 10		✓				✓			✓

Таблица 1.2

Допустимые конфигурации блоков встроенной памяти FPGA фирмы Intel

M512 (512 бит)	MLAB (640 бит)	M4K (4K бит)	M9K (9K бит)	M10K (10K бит)	M20K (20K бит)	M144K (144K бит)	M-RAM (512K бит)
512×1	64×10	4K×1	8K×1	8K×1	16K×1	16K×8	64K×8
256×2	32×16	2K×2	4K×2	4K×2	8K×2	16K×9	64K×9
128×4	32×18	1K×4	2K×4	2K×4	4K×5	8K×16	32K×16
64×8	32×20	512×8	1K×8	2K×5	2K×10	8K×18	32K×18
64×9		512×9	512×16	1K×8	1K×20	4K×32	16K×32
32×16		256×16	512×18	1K×10	512×40	4K×36	16K×36
32×8		256×18	256×32	512×16		2K×64	8K×64
		128×32	256×36	512×20		2K×72	8K×72
		128×36		256×32			4K×128
				256×40			4K×144

ки, так и для построения встроенной памяти. Блоки MLAB хорошо подходят для широких и мелких матриц памяти, они оптимизированы для реализации сдвиговых регистров для приложений *цифровой обработки сигналов* (digital signal processing — DSP), буферов FIFO и линий задержки фильтров.

Блоки памяти eSRAM называют *системами встроенной памяти RAM*, они предназначены для хранения больших объемов информации при взаимодействии с процессором.

Возможные конфигурации блоков встроенной памяти FPGA фирмы Intel приведены в табл. 1.2.

1.3.2. Типы встроенной памяти FPGA семейства Cyclone V

Каждый разработчик встраиваемых систем на FPGA должен хорошо знать архитектуру целевой FPGA (на которой реализуется встраиваемая система). Рассмотрим типы встроенной памяти для микросхемы 5CSEMA5F31C6N семейства Cyclone V SE, которая установлена на плате DE1-SoC.

Микросхемы семейства Cyclone V имеют два типа встроенной памяти: блоки M10K и блоки MLAB. Одна микросхема 5CSEMA5F31C6N включает 397 блоков M10K по 10 Кб памяти, в которых содержится 3970 Кб памяти, и 768 блоков MLAB по 640 битов, содержащих 480 Кб памяти. Всего одно устройство 5CSEMA5F31C6N содержит 4450 Кб встроенной памяти.

Один блок M10K содержит 10 Кб памяти. Для создания памяти большего объема или большей ширины слова несколько блоков M10K могут объединяться вместе, при этом могут использоваться логические элементы FPGA.

Каждый блок MLAB состоит из десяти *адаптивных логических модулей* (adaptive logic modules — ALMs).

Основные свойства встроенной памяти FPGA семейства Cyclone V приведены в табл. 1.3.

Перед проектированием памяти встраиваемой системы рекомендуется внимательно изучить типы встроенной памяти того семейства FPGA, на котором планируется реализовать проект. Читателю предлагается определить основные характеристики встроенной памяти используемого семейства FPGA.